

PATENT
81788.0265

Express Mail Label No. EV 324 112 115 US

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

Katsufumi KONDO

Serial No: Not assigned

Filed: February 17, 2004

For: Semiconductor Light-Emitting Element

Art Unit: Not assigned

Examiner: Not assigned

TRANSMITTAL OF PRIORITY DOCUMENT

Mail Stop PATENT APPLICATION

Commissioner for Patents

P.O. Box 1450

Alexandria, VA 22313-1450

Dear Sir:

Enclosed herewith is a certified copy of Japanese patent application No. 2003-037800 which was filed February 17, 2003, from which priority is claimed under 35 U.S.C. § 119 and Rule 55.

Acknowledgment of the priority document(s) is respectfully requested to ensure that the subject information appears on the printed patent.

Respectfully submitted,

HOGAN & HARTSON L.L.P.

Date: February 17, 2004

By: 

Anthony J. Orler

Registration No. 41,232

Attorney for Applicant(s)

500 South Grand Avenue, Suite 1900
Los Angeles, California 90071
Telephone: 213-337-6700
Facsimile: 213-337-6701

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 2 月 1 7 日
Date of Application:

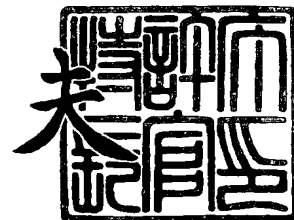
出 願 番 号 特 願 2 0 0 3 - 0 3 7 8 0 0
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 0 3 7 8 0 0]

出 願 人 株 式 会 社 東 芝
Applicant(s):

2 0 0 3 年 1 0 月 1 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 8 0 8 0 5

【書類名】 特許願

【整理番号】 PTS0236

【提出日】 平成15年 2月17日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 30/00

【発明の名称】 半導体発光素子

【請求項の数】 11

【発明者】

 【住所又は居所】 神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝
 マイクロエレクトロニクスセンター内

 【氏名】 近藤 且章

【特許出願人】

 【識別番号】 000003078

 【氏名又は名称】 株式会社 東芝

【代理人】

 【識別番号】 100088487

 【弁理士】

 【氏名又は名称】 松山 允之

【選任した代理人】

 【識別番号】 100108062

 【弁理士】

 【氏名又は名称】 日向寺 雅彦

【手数料の表示】

 【予納台帳番号】 087469

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体発光素子

【特許請求の範囲】

【請求項 1】

第 1 の半導体層と、
前記第 1 の半導体層の上に選択的に設けられた半導体発光層と、
前記第 1 の半導体層の上において前記半導体発光層の周囲に設けられた高抵抗の電流ブロック層と、
前記半導体発光層及び電流ブロック層の上に設けられた第 2 の半導体層と、
前記第 2 の半導体層の上に設けられた第 1 の電極と、
前記第 1 の半導体層の裏面に設けられた第 2 の電極と、
を備え、
前記半導体発光層から放出された光の一部は、前記第 1 の半導体層を介して外部に放出され、
前記半導体発光層から放出された光の一部は、前記第 2 の半導体層を介して外部に放出されることを特徴とする半導体発光素子。

【請求項 2】

第 1 の半導体層と、
前記第 1 の半導体層の上に互いに離間して選択的に設けられた複数の半導体発光層と、
前記第 1 の半導体層の上において前記複数の半導体発光層の間に半導体発光層に設けられた高抵抗の電流ブロック層と、
前記半導体発光層及び電流ブロック層の上に設けられた第 2 の半導体層と、
前記第 2 の半導体層の上に設けられた第 1 の電極と、
前記第 1 の半導体層の裏面に設けられた第 2 の電極と、
を備え、
前記半導体発光層から放出された光の一部は、前記第 1 の半導体層を介して外部に放出され、
前記半導体発光層から放出された光の一部は、前記第 2 の半導体層を介して外

部に放出されることを特徴とする半導体発光素子。

【請求項 3】

前記複数の半導体発光層の間隔は、前記半導体発光素子の中心付近においては広く、周辺付近においては狭いことを特徴とする請求項 2 記載の半導体発光素子。

【請求項 4】

前記複数の半導体発光層の間隔は、前記半導体発光素子の中心付近においては狭く、周辺付近においては広いことを特徴とする請求項 2 記載の半導体発光素子。

【請求項 5】

前記電流ブロック層は、前記半導体発光層と同一の主成分の材料に異なる不純物を導入してなることを特徴とする請求項 1～4 のいずれか 1 つに記載の半導体発光素子。

【請求項 6】

前記電流ブロック層は、前記半導体発光層よりもバンドギャップが大きい半導体よりなることを特徴とする請求項 1～4 のいずれか 1 つに記載の半導体発光素子。

【請求項 7】

前記第 1 の半導体層と前記半導体発光層との間に設けられ前記半導体発光層よりもバンドギャップが大きな半導体よりなる第 1 のクラッド層と、

前記第 2 の半導体層と前記半導体発光層との間に設けられ前記半導体発光層よりもバンドギャップが大きな半導体よりなる第 2 のクラッド層と、

をさらに備え、

前記電流ブロック層は、前記半導体発光層よりも屈折率が低く、前記第 1 及び第 2 のクラッド層よりも屈折率が高い半導体よりなることを特徴とする請求項 6 記載の半導体発光素子。

【請求項 8】

前記第 1 及び第 2 の半導体層の少なくともいずれかは、その側面に斜面状に形成された部分を有することを特徴とする請求項 1～7 のいずれか 1 つに記載の半

導体発光素子。

【請求項 9】

前記第 1 及び第 2 の半導体層の少なくともいずれかは GaP からなり、
前記半導体発光層は、InGaAlP を含むことを特徴とする請求項 1～8 の
いずれか 1 つに記載の半導体発光素子。

【請求項 10】

前記半導体発光層のサイズは、20 マイクロメートル以下であることを特徴とす
る請求項 1～9 のいずれか 1 つに記載の半導体発光素子。

【請求項 11】

前記第 1 の半導体層と前記第 2 の電極との間、及び前記第 2 の半導体層と前記
第 1 の電極との間の少なくともいずれかに設けられた導電層をさらに備え、
前記導電層は、半導体とは異なる材料からなり、且つ前記半導体発光層から放
出された光を透過させることを特徴とする請求項 1～10 のいずれか 1 つに記載
の半導体発光素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体発光素子に関し、特に、電流を注入することにより生じた発
光を外部に取り出すことができる発光ダイオード (light emitting diode: LED)
などの半導体発光素子に関する。

【0002】

【従来の技術】

半導体発光素子は、コンパクト且つ低消費電力であり、信頼性に優れるなどの
多くの利点を有し、近年では、高い発光輝度が要求される室内外の表示板、鉄道
／交通信号、車載用灯具などについても広く応用されつつある。

【0003】

例えば、4 元化合物半導体である InGaAlP 系材料を発光層として用いた
ものは、その組成を調節することにより、赤色から緑色までの幅広い波長帯にお
いて発光させることができる。

【0004】

なお、本明細書において「InGaAlP系化合物半導体」とは、組成式 $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{P}$ における組成比 x および y を、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、但し $(x+y) \leq 1$ の範囲で変化させたあらゆる組成の半導体を含むものとする。

【0005】

また近年、青色から紫外線の波長領域の発光ダイオードの材料として窒化ガリウム (GaN) 系化合物半導体を用いたものが知られている。この材料系は、直接遷移型のバンド構造を有していることから高い発光効率を得ることができる。

なお、本明細書において「窒化ガリウム (GaN) 系化合物半導体」とは、 $\text{B}_{1-x-y-z}\text{In}_x\text{Al}_y\text{Ga}_z\text{N}$ ($x \leq 1$, $y \leq 1$, $z \leq 1$, $x+y+z \leq 1$) なる化学式において組成比 x 、 y 、及び z をそれぞれの範囲内で変化させたすべての組成の半導体を含むものとする。例えば、 InGaN ($x=0.4$, $y=0$, $z=0.6$) も「窒化ガリウム系化合物半導体」に含まれるものとする。

【0006】

図15は、通常の発光ダイオードの断面構造を表す模式図である。すなわち、この発光ダイオードは、基板101の上に、下側クラッド層102、活性層103、上側クラッド層104、窓層105がこの順に積層された「ダブルヘテロ型」の構造を有する。窓層105の上には上側電極106が設けられ、基板101の裏面側には下側電極107が設けられている。これら電極106、107を介して、電流 I (またはその反対方向) を活性層103に注入することができる。

【0007】

「ダブルヘテロ型」の構造の場合、上下のクラッド層102、104は、活性層103よりも大きなバンドギャップを有する半導体からなる。そして、電極106、107を介して注入されたキャリアを活性層103に閉じこめて、高い発光効率が可能である。

【0008】**【発明が解決しようとする課題】**

しかし、このような構造の発光ダイオードの場合、活性層103において生じ

た発光の一部は、素子の外部に取り出すことができないという問題があった。

【0009】

図16は、活性層103において生じた発光の取り出し経路を説明するための模式図である。

【0010】

同図に例示したように、活性層103から上方に放出された発光L11は、クラッド層104、窓層105を介して外部に取り出すことができる。また、活性層103から斜めやや下方に放出された発光L12も、クラッド層102を介して外部に取り出すことが可能である。このようにして素子の外部に取り出した発光は、図示しない反射鏡などの集光手段により、所定の方向に集光させることができる。

【0011】

これに対して、活性層103から下方に放出された発光L13は、クラッド層102、基板101を透過して下側電極107により反射される。ところが、多くの半導体発光素子の場合、このような電極と半導体層との境界付近には、オーミック接触を得るために合金化した領域が形成され、発光L13に対する反射率が必ずしも高くないという問題がある。すなわち、活性層103から下側電極107に向けて放出された発光L13は合金化領域において吸収されるため、十分に高い効率で外部に取り出すことは容易でない。

【0012】

またさらに、活性層103から放出され、素子の側面などに浅い角度で入射した発光L14は、素子内部に向けて反射されてしまう。これは、素子を構成する基板101などの材料の方が外側の媒質（例えば、大気や窒素ガスなど）よりも屈折率が高く、光の全反射が生ずるからである。このような全反射が生ずると、発光L14は素子の内部に閉じこめられ、電極との合金化領域や活性層103などにおいて吸収され損失が生ずるという問題が生ずる。

【0013】

また一方、活性層103の内部において生じた発光の一部を、活性層103の外側に取り出すことができないという問題がある。

【0014】

図17は、活性層の内部において生じた発光の取り出し経路を説明するための模式図である。例えば、活性層103の内部の発光点EPにおいて発光が生じた場合、上方に放出された発光L15は、活性層103からクラッド層104を介して取り出すことができる。これに対して、発光点EPから活性層103の面内方向に向けて斜めに放出された発光L16は、クラッド層104との界面において全反射されてしまう。これは、一般に、クラッド層104よりも活性層103のほうが高い屈折率を有するからである。

【0015】

このような全反射が生ずると、発光L16は、活性層103の中に閉じこめられた状態となり、活性層103の中を導波され吸収されてしまう。

【0016】

このような全反射が生ずる臨界角度 θ_c は、例えば、活性層103とクラッド層104の屈折率の差が0.5の場合には、約60度となる。つまり、発光点EPから放出される光のうちで、約1/3の光は、クラッド層104との界面において全反射され、活性層内に閉じこめられて導波され、吸収される可能性が高くなる。

【0017】

以上説明したように、従来の半導体発光素子においては、活性層から放出された光を外部に取り出す効率が必ずしも高くない。またさらに、活性層の中で生じた発光の一部は活性層の内部に閉じこめられて吸収されてしまうという問題もあった。

【0018】

本発明は、かかる課題の認識に基づいてなされたものであり、その目的は、活性層からの光の取り出し効率を上げるとともに、その光を素子の外側に高い効率で取り出すことができる半導体発光素子を提供することにある。

【0019】

【課題を解決するための手段】

上記目的を達成するため、本発明の第1の半導体発光素子は、

第1の半導体層と、
前記第1の半導体層の上に選択的に設けられた半導体発光層と、
前記第1の半導体層の上において前記半導体発光層の周囲に設けられた高抵抗の電流ブロック層と、
前記半導体発光層及び電流ブロック層の上に設けられた第2の半導体層と、
前記第2の半導体層の上に設けられた第1の電極と、
前記第1の半導体層の裏面に設けられた第2の電極と、
を備え、
前記半導体発光層から放出された光の一部は、前記第1の半導体層を介して外部に放出され、
前記半導体発光層から放出された光の一部は、前記第2の半導体層を介して外部に放出されることを特徴とする。

【0020】

上記構成によれば、活性層からの光の取り出し効率を上げるとともに、その光を素子の外側に高い効率で取り出すことができる半導体発光素子を提供することができる。

【0021】

また、本発明の第2の半導体発光素子は、
第1の半導体層と、
前記第1の半導体層の上に互いに離間して選択的に設けられた複数の半導体発光層と、
前記第1の半導体層の上において前記複数の半導体発光層の間に半導体発光層に設けられた高抵抗の電流ブロック層と、
前記半導体発光層及び電流ブロック層の上に設けられた第2の半導体層と、
前記第2の半導体層の上に設けられた第1の電極と、
前記第1の半導体層の裏面に設けられた第2の電極と、
を備え、
前記半導体発光層から放出された光の一部は、前記第1の半導体層を介して外部に放出され、

前記半導体発光層から放出された光の一部は、前記第2の半導体層を介して外部に放出されることを特徴とする。

【0022】

上記構成によっても、活性層からの光の取り出し効率を上げるとともに、その光を素子の外側に高い効率で取り出すことができる半導体発光素子を提供することができる。

【0023】

上記第2の半導体発光素子において、前記複数の半導体発光層の間隔は、前記半導体発光素子の中心付近においては広く、周辺付近においては狭いものとすることができる。

【0024】

または、前記複数の半導体発光層の間隔は、前記半導体発光素子の中心付近においては狭く、周辺付近においては広いものとすることもできる。

【0025】

また、上記いずれの半導体発光素子においても、前記電流ブロック層は、前記半導体発光層と同一の主成分の材料に異なる不純物を導入してなるものとすることができる。

【0026】

または、前記電流ブロック層は、前記半導体発光層よりもバンドギャップが大きい半導体よりなるものとすることもできる。

【0027】

この場合さらに、前記第1の半導体層と前記半導体発光層との間に設けられ前記半導体発光層よりもバンドギャップが大きな半導体よりなる第1のクラッド層と、前記第2の半導体層と前記半導体発光層との間に設けられ前記半導体発光層よりもバンドギャップが大きな半導体よりなる第2のクラッド層と、をさらに備え、前記電流ブロック層は、前記半導体発光層よりも屈折率が低く、前記第1及び第2のクラッド層よりも屈折率が高い半導体よりなるものとすることができる。

【0028】

一方、上記いずれの半導体発光素子においても、前記第 1 及び第 2 の半導体層の少なくともいずれかは、その側面に斜面状に形成された部分を有するものとすることができる。

【0029】

また、前記第 1 及び第 2 の半導体層の少なくともいずれかは GaP からなり、前記半導体発光層は、InGaAlP を含むものとすることができる。

【0030】

また、前記半導体発光層のサイズは、20 マイクロメートル以下であるものとする、実用的な構造パラメータを有する発光ダイオードにおいて、輝度を確実に向上させることができる。

【0031】

またさらに、前記第 1 の半導体層と前記第 2 の電極との間、及び前記第 2 の半導体層と前記第 1 の電極との間の少なくともいずれかに設けられた導電層をさらに備え、前記導電層は、半導体とは異なる材料からなり、且つ前記半導体発光層から放出された光を透過させるものとすることができる。例えば、導電性プラスチックなどからなる基板に貼り付けることにより、厚みの制御や加工が容易となるという利点が得られる。

【0032】

【発明の実施の形態】

以下、図面を参照しつつ本発明の実施の形態について説明する。

【0033】

図 1 は、本発明の第 1 の実施の形態にかかる半導体発光素子の断面構造を表す模式図である。すなわち、本実施形態の半導体発光素子は、発光層（活性層）EM の上下に透過層 WL がそれぞれ設けられた構造を有する。発光層 EM は、平面的にみて、素子の全体サイズよりも小さくパターンニングされている。そして、発光層 EM の周囲は、電流ブロック層 CB により取り囲まれている。また、透過層 WL の上下には、上側電極 UE と、下側電極 LE がそれぞれ設けられている。なお、発光層 EM の上下に図示しないクラッド層を設けて、「ダブルヘテロ型」の構造を形成してもよい。

【0034】

上下の透過層WLは、半導体やその他の導電性材料からなるものとすることができる。すなわち、透過層WLは、例えば、半導体基板や、半導体層をエピタキシャル成長させたものとすることができる。またさらに、これら透過層WLの全体または一部を半導体以外の導電性材料により形成してもよい。具体的には、導電性プラスチックなどを、半導体層に貼り合わせることにより、透過層WLを構成することもできる。

【0035】

この半導体発光素子の場合、上下の電極UE、LEを介して発光層EMに電流を注入することにより、発光が生ずる。この際に、発光層EMの周囲に電流ブロック層CBが設けられているので、電流を発光層EMに集中させることができる。そして、本実施形態によれば、発光層EMを素子の中心付近に限定して設けることにより、光の取り出し効率を従来の発光素子よりも改善することができる。

【0036】

図2は、発光層EMからの発光の取り出し経路を説明するための模式図である。例えば、発光層EMから上方に放出された発光L1は、上側の透過層WLを介して電極UEの周囲から外部に取り出すことができる。

【0037】

一方、発光層EMから斜め下方に放出された発光L2は、下側の透過層WLを介して素子の外部に取り出すことができる。この時、発光層EMは、素子の平面サイズよりも小さくパターンニングされているので、発光層EMから放出された発光L2を、素子の側面に対して垂直に近い角度で入射させることができる。つまり、図16と比較すると明らかなように、本実施形態においては、図2に表した発光L2の入射角 θ を小さくすることができる。その結果として、素子の側面における発光L2の全反射を抑制し、外部に取り出すことができる。なお、同様の効果は、発光素子の側面に限定されず、上面や下面など、発光素子とその外部との境界面のすべてにおいて同様に得られる。

【0038】

さらにまた、発光層EMを小さくパターンニングしているので、図17に関して

前述したようにその内部に閉じこめられて導波された発光L3を、発光層EMの側面（端面）から取り出すことができる。発光層EMを小さくパターンニングすることにより、発光層EMの内部での導波光のパスを短くし、吸収による損失を提言することができる。

【0039】

このようにして発光素子の周囲に向けて取り出された発光L1～L3は、素子の周囲に設けられた反射鏡（図示せず）などの集光手段によって、所定の方向に集光することができる。その結果として、従来よりも大幅に高い光取り出し効率を実現することができる。

【0040】

なおここで、上下の窓層WLを厚く形成すると、発光層EMと上下の電極UE、LEとの距離を離すことができるので、これら電極により遮蔽される発光の割合を低減することができる。なお、後に詳述するように、厚い窓層WLを形成する方法としては、ウェーハ接合技術を挙げることができる。

【0041】

以上説明したように、本実施形態によれば、発光層EMを半導体発光素子の中心付近に小さく形成することにより、発光層EMから放出された光の素子外部への取り出し効率を改善することができる。つまり、本実施形態によれば、発光素子の中心付近に高い輝度の「点光源」を配置した構造に近似した発光素子を得ることができる。このような構造にすれば、素子表面における放出光の全反射を抑制して、光取り出し効率を改善することができる。

【0042】

またさらに、本実施形態によれば、発光層EMの内部に閉じこめられ導波された発光を、発光層EMの側面から取り出すことができる。この際に、発光層EMを小さくパターンニングすることにより、発光層内を導波される発光の吸収を軽減し、高い強度でとりだすことが可能となる。

【0043】

なお、本実施形態において、発光層EMの平面的な形状は、例えば、円形、多角形、楕円形をはじめとする各種のパターン形状とすることができる。また、そ

のサイズや、位置についても、適宜決定することができる。例えば、発光層 E M は、平面的にみて、必ずしも素子の中心付近に設ける必要はなく、素子の構造に応じて、中心から外れた位置に設けてもよい。

【 0 0 4 4 】

次に、本発明の第 2 の実施の形態について説明する。

【 0 0 4 5 】

図 3 は、本発明の第 2 の実施の形態にかかる半導体発光素子の断面構造を例示する模式図である。同図については、図 1 及び図 2 に関して前述したものと同様の要素には同一の符号を付して詳細な説明は省略する。

【 0 0 4 6 】

本実施形態においては、発光層（活性層） E M を複数の小さなアイランド状に形成する。これら発光層 E M の間には、電流ブロック層 C B により取り囲まれ、電流を発光層 E M に集中させることができる。このようにすれば、上下の電極 U E 、 L E を介して注入された電流を発光層 E M に集中させて高い効率の発光を得ることができる。

【 0 0 4 7 】

そして、このような高い輝度を有する点光源を素子の内部に配列することにより、さらに高い効率で光を取り出すことが可能となる。

【 0 0 4 8 】

図 4 は、本実施形態の半導体発光素子における光の取り出し経路を説明する模式図である。本実施形態においては、素子の内部に設けられた複数の発光層 E M のそれぞれが光源として作用する。そして、これら発光層 E M は、それぞれ周囲に向けて発光を放出する。

【 0 0 4 9 】

例えば、上側電極 U E の直下に設けられた発光層 E M についてみると、略上方に放出された発光 L 1 は電極 U E に遮られるが、斜め上方に放出された発光 L 4 は、電極 U E に遮られることなく、素子の上面から取り出すことが可能である。

【 0 0 5 0 】

これに対して、素子の端近傍に設けられた発光層 E M についてみると、略上方に

放出された発光L 1は、電極に遮られることなく取り出すことができる。ただし、斜め上方に放出された発光L 4は、側面において全反射されることもあり得る。また、この発光層EMの側面から放出された発光L 3は、遮蔽されることなく素子の外部に取り出すことができる。

【0051】

このように、素子の内部に複数の発光層EMを設けることにより、それぞれの発光層EMの場所に応じた得失を補うことが可能となる。その結果として、素子全体としてみた時に、さらに光の取り出し効率を改善することが可能となる。

【0052】

なお、本実施形態においては、複数の発光層EMの平面的な形状、サイズ、配置関係などについては、発光素子の構造や要求される特性などを考慮して適宜決定することができる。

【0053】

図5（a）及び（b）は、第2実施形態において発光層EMの平面的な形状および配置関係を例示する模式図である。

【0054】

例えば、同図（a）に表したように、略四角形の発光層EMを均等に配置することができる。また、同図（b）に表したように、略円形の発光層EMを千鳥格子状に配列してもよい。これらの具体例の他にも、複数の発光層EMのそれぞれの平面的なパターン形状は、円形、楕円形、多角形をはじめとする各種の形状とすることができる。また、それら発光層EMの配置関係についても、互いに均等の間隔で設けても良く、また、場所に応じて、間隔を変えてもよい。

【0055】

図6及び図7は、第2実施形態における発光層EMの配置関係を例示する模式断面図である。例えば、図6に例示したように、発光素子の中心付近においては、発光層EMの間隔を広く、すなわち疎に配置し、発光素子の端部においては、間隔を狭く、すなわち密に配置することができる。また、これとは逆に、図7に表したように、素子の中央付近においては、発光層EMを密に配置し、素子の端においては発光層EMを疎に配置してもよい。

【0056】

本発明者は、本実施形態のひとつの具体例について、数値計算により発光強度を評価した。すなわち、図4及び図5(a)に表したように、平面形状が正方形のアイランド状の活性層を等間隔に配置したモデルを想定した。ここで、それぞれの活性層は、InGaAlPからなるものとし、その周囲をInAlPクラッド層が取り囲む構造を想定した。

【0057】

また、発光素子(チップ)のサイズは、一辺が240マイクロメートルの正方形形状とした。そして、チップの全面に一様に活性層を設けた場合の活性層の面積(すなわち、 240×240 平方マイクロメートル)に対して、アイランド状の活性層の面積の合計を30パーセントとした。なお、活性層の厚みは、0.6マイクロメートルとした。

【0058】

以上の条件のもとで、「光線追跡法」により、アイランド状の活性層のそれぞれから周囲のInAlP層に放出される光の合計量を計算した。

【0059】

図8は、この計算の結果を表すグラフ図である。すなわち、同図の横軸は、活性層のサイズ(一辺の長さ)であり、縦軸は輝度を表す。なお、縦軸の輝度は、アイランド状の活性層のそれぞれから放出される光の合計量に対応する。

【0060】

この結果から、活性層のサイズ(島サイズ)が小さくなるにつれて、輝度が上昇することが分かる。活性層のサイズが240マイクロメートル(すなわち、分割しない場合)の場合の輝度を1とすると、活性層のサイズが約20マイクロメートルでは、輝度は10パーセント上昇し、活性層のサイズがさらに小さくなると、輝度は急激に上昇することが分かる。

【0061】

つまり、InGaAlP系の発光ダイオードとして実用的な構造パラメータを全体とした場合には、本実施形態を適用するに際して、活性層のサイズ(一辺の長さ)を20マイクロメートル以下とすると、輝度の改善が顕著となることが判明

した。

【0062】

ただし、本実施形態は、上記の具体例に限定されるものではなく、素子の構造、例えば、上側電極UEの形状や位置などを考慮して、複数の発光層EMの配置関係や間隔についても、適宜調節することができる。

【0063】

以下、実施例を参照しつつ、本発明の実施の形態についてさらに詳細に説明する。

【0064】

(第1の実施例)

図9は、本発明の第1の実施例にかかる半導体発光素子の断面構造を表す模式図である。すなわち、本実施例の発光素子は、下から順に、GaP基板1、InAlPクラッド層2A、2B、InGaAlP活性層3A、3B、InAlPクラッド層4A、4B、GaP窓層5が積層された構造を有する。クラッド層2B、活性層3B、クラッド層4Bには、酸素やプロトンなどが導入され、高抵抗化されている。そして、上下に設けられた電極6、7を介して活性層3Aに電流が注入され発光が生ずる。

【0065】

本具体例の素子の場合、ダブルヘテロ構造のうちの素子の周囲の部分を高抵抗化することにより、中心付近の活性層3Aに電流を集中させることができる。この部分において生じた発光は、周囲に放出され、図2に関して前述したように、素子の表面または側面などに対して垂直に近い角度で入射するため、全反射されにくくなる。このため、素子外部への光の取り出し効率を改善することができる。

【0066】

なおここで、クラッド層や活性層は、MOCVD (MetalOrganic Chemical Vapor Deposition) 法により結晶成長することができる。そして、基板1や窓層5の材料としてGaPを用いることにより、活性層3Aからの発光に対して透明となり、吸収を抑制することができる。しかし、GaAs (またはInGaAlP

）系半導体は、GaPとの格子定数の差が大きいため、GaP基板上にダブルヘテロ構造を直接成長することは困難である。

【0067】

そこで、まず、図示しないGaAs基板上にダブルヘテロ構造を成長し、それをGaP基板1にウェーハ接合する。しかる後に、GaAs基板をエッチング除去して、クラッド層4A、4Bの上にGaP窓層5をウェーハ接合または結晶成長することで、本実施例の半導体発光素子を得ることができる。

【0068】

ここで、ウェーハ接合技術によってGaP基板またはGaP層をクラッド層に接合する方法としては、まず、これら接合面を適宜処理し、所定の雰囲気中で加熱して接合面を接触させ、所定の時間程度保持すればよい。

【0069】

(第2の実施例)

図10は、本発明の第2の実施例にかかる半導体発光素子の断面構造を表す模式図である。同図については、図9に関して前述したものと同様の要素には同一の符号を付して詳細な説明は省略する。

【0070】

本実施例の発光素子の場合、InAlPクラッド層2、InGaAlP活性層3、InAlPクラッド層4からなるダブルヘテロ構造が素子の中心付近に形成され、その周囲はInGaAlP電流ブロック層8により取り囲まれている。ここで、電流ブロック層8を活性層3の発光波長に対して透明な組成にすれば、活性層3の側面（端面）からの放出光L3を低損失で素子の側面から外部に放出させることができる。

【0071】

この時、電流ブロック層8における光の吸収を低減するためには、電流ブロック層8のバンドギャップが活性層3の平均バンドギャップよりも大きいことが望ましい。一方、活性層3の側面から電流ブロック層8に向けて光を効率よく取り出すためには、活性層3における全反射を防ぐ必要があり、電流ブロック層8の屈折率は低いことが望ましい。つまり、電流ブロック層8の屈折率は、活性層の

上限のクラッド層 2、4 の屈折率よりも低いことが望ましい。

【0072】

このようにすれば、活性層 3 の側面から電流ブロック層に向けて光を効率よく取り出すことができ、さらに、その光の電流ブロック層 8 における吸収も抑制できる。

【0073】

例えば、 InGaAlP を、 $\text{In}_{0.5}(\text{Ga}_{1-x}\text{Al}_x)_{0.5}\text{P}$ と表した場合の Al 組成 x について具体的な例を挙げると、例えば、上下のクラッド層 2、4 は、 InAlP により形成し、一方、活性層 3 は、 $x=0.6$ のバリア層と $x=0.06$ のウエル層からなる MQW 構造とすることができる。この時、電流ブロック層 8 は、Al 組成 x が $0.7 \sim 0.8$ の InGaAlP (すなわち、 $\text{In}_{0.5}(\text{Ga}_{0.3}\text{Al}_{0.7})_{0.5}\text{P} \sim \text{In}_{0.5}(\text{Ga}_{0.2}\text{Al}_{0.8})_{0.5}\text{P}$) により形成するとよい。

【0074】

なお、このような電流ブロック層 8 は、選択エピタキシャル成長により形成することができる。すなわち、まず図示しない GaAs 基板上に、クラッド層 2、活性層 3、クラッド層 4 からなるダブルヘテロ構造を形成し、 GaP 基板 1 の上に接合して、 GaAs 基板を除去する。しかる後に、ダブルヘテロ構造の表面の一部に SiO_2 などからなるマスクパターンを形成して、パターン外のダブルヘテロ構造をエッチング除去する。

【0075】

そして、このマスクを残したまま、発光波長に対して透明で高抵抗 (アンドープ) の電流ブロック層 8、ダブルヘテロ構造と同じ厚さに結晶成長する。この時、MOCVD 法などにおいて成長条件を適宜調節すると、マスクの上には結晶成長しない、いわゆる「選択エピタキシャル成長」が可能である。マスクを除去した後、ダブルヘテロ構造の上に GaP 窓層 5 をウェーハ接合または結晶成長により形成すれば、本実施例の発光素子の要部が完成する。

【0076】

以上説明したように、本実施例によれば、発光素子の中心付近に活性層 3 を選

択的に設け、その周囲を発光波長に対して透明且つ高抵抗の電流ブロック層により取り囲むことにより、活性層 3 からの光の取り出し効率を大幅に改善することが可能となる。

【0077】

(第 3 の実施例)

図 11 は、本発明の第 3 の実施例にかかる半導体発光素子の断面構造を表す模式図である。同図についても、図 9 及び図 10 に関して前述したものと同様の要素には同一の符号を付して詳細な説明は省略する。

【0078】

本実施例の発光素子は、本発明の第 2 実施形態に準じた構造を有し、活性層 3 を含む複数のダブルヘテロ構造が電流ブロック層 8 に取り囲まれて形成されている。ここで、各要素の材料は、例えば、第 2 実施例に関して前述したものと同様とすることができる。

【0079】

本実施例によれば、第 2 実施形態に関して前述したように、複数の光源（活性層 3）を発光素子の内部に適宜配置することができ、それぞれの光源から周囲に放出される光を効率良く外部に取り出すことができる。また、活性層 3 を小さく形成することにより、活性層 3 の内部を導波され吸収されることによる損失を低減することができる。

【0080】

本実施例の発光素子も、第 1 及び第 2 実施例に関して前述したように、ウェーハ接合技術と選択エピタキシャル成長とを組み合わせることで製造することが可能である。

【0081】

またさらに、半導体基板 1 や半導体窓層 5 の一部または全体を導電性プラスチックなどの半導体とは異なる材料により形成することも可能である。例えば、図示しない GaAs 基板上に半導体バッファ層を介してダブルヘテロ構造を成長し、それをパターニングして電流ブロック層 8 を埋め込み、さらに半導体からなる窓層 5 を成長する。

しかる後に、GaAs 基板をエッチング除去して、半導体バッファ層の裏面に導電性プラスチックなどの半導体とは異なる材料からなる基板に貼り合わせる。このようにすれば、半導体とは異なる材料からなる基板を有する半導体発光素子を得ることができる。

基板として導電性プラスチックなどの材料を用いた場合には、加工が容易であり、厚みも制御しやすいなどの利点を得られる。

【0082】

(第4の実施例)

図12は、本発明の第4の実施例にかかる半導体発光素子の断面構造を表す模式図である。同図についても、図9～図11に関して前述したものと同様の要素には同一の符号を付して詳細な説明は省略する。

【0083】

本実施例においては、基板1及び窓層5の側面がそれぞれ傾斜面とされ、その上下の狭められた表面に電極6、7が設けられている。このような「提灯状」の構造とすると、光の取り出し効率をさらに上げることが可能となる。

【0084】

図13は、本実施例の発光素子における光の取り出し経路を説明するための模式図である。本実施例によれば、まず、発光素子の表面（または側面）に対して、活性層3から周囲に放出される光を垂直に近い角度で入射させることができる。その結果として、素子の表面や側面で全反射される割合を低減し、光の取り出し効率を上げることができる。

【0085】

さらにまた、上下の電極6、7を小さくすることにより、これら電極により遮蔽される光の割合を低減できる。

【0086】

つまり、本実施例によれば、活性層3から周囲に放出される光をさらに高い効率で外部に取り出すことが可能となる。

【0087】

なお、本実施例における基板1や窓層5の3次元的な形状としては、例えば、

円錐状でも良いし、多角錐状でもよい。また、これらの形状の形成方法としては、結晶方位によるエッチング速度の違いを利用する方法や、斜め方向からイオンミリングやRIEなどの異方性エッチングにより研磨する方法など、各種の方法を用いることが可能である。

【0088】

また、本実施例においても、第3実施例に関して前述したように、基板1や窓層5の一部または全体を導電性プラスチックなどの半導体とは異なる材料により形成することができる可能である。導電性プラスチックなどの材料を用いると加工が容易であり、図12に表したような「提灯状」の形状を得ることも容易となる。

【0089】

また、本実施例は、第2実施形態に適用することも可能である。すなわち、図3～図7に関して前述したように、複数の活性層を配列した発光素子において、図12及び図13に表したように、上下の基板1、窓層5の側面を斜面状に形成してもよい。

【0090】

(第5の実施例)

図14は、本発明の第5の実施例にかかる半導体発光素子の断面構造を表す模式図である。同図についても、図9～図13に関して前述したものと同様の要素には同一の符号を付して詳細な説明は省略する。

【0091】

本実施例においては、基板1の側面に傾斜面が設けられ、その部分からの光の取り出し効率が改善されている。また、上側（n側）電極6と窓層5との間には、n型コンタクト層10が設けられ、接触抵抗が低減されている。

【0092】

各部の材料は、例えば、第1実施例に関して前述したものと同様とすることができる。具体例を挙げると以下の如くである。

【0093】

すなわち、基板1はp型GaP（厚み250ミクロン）、クラッド層2はp型

InAlP（厚み1.0ミクロン）、活性層3はAl組成 $x=0.6$ のバリア層（厚み8ナノメートル）とAl組成 $x=0.07$ のウエル層（厚み5ナノメートル）とを20～40周期積層させたMQW構造、クラッド層4はn型InAlP（厚み0.6ミクロン）、窓層5はAl組成 $x=0.3$ のn型InGaAlP、電流ブロック層8はAl組成 $x=0.7\sim 0.8$ のInGaAlP、コンタクト層はn型GaAs（厚み0.1ミクロン）、電極6はAuGe/Auの積層、電極7はAuZn/Auの積層とすることができる。

【0094】

本実施例においても、活性層3を素子の中心付近に配置することにより、光の取り出し効率を上げることができる。また、活性層3の内部を導波される光が吸収されて減衰する前に、活性層3の側面から取り出すことが可能となる。

【0095】

また、本実施例においても、第3実施例に関して前述したように、基板1や窓層5の一部または全体を導電性プラスチックなどの半導体とは異なる材料により形成することができる可能である。導電性プラスチックなどの材料を用いると加工が容易であり、図12に表したような「提灯状」の形状を得ることも容易となる。

【0096】

また、本実施例も、第2実施形態に適用することが可能である。すなわち、図3～図7に関して前述したように、複数の活性層を配列した発光素子において、図14に表したような構造を採用することができる。

【0097】

以上、具体例を参照しつつ本発明の実施の形態について説明した。しかし、本発明はこれらの具体例に限定されるものではない。

【0098】

例えば、本発明の半導体発光素子に設けられるダブルヘテロをはじめとする各要素の構造、材料、形状、厚みや配置関係については、公知の半導体発光素子を元に当業者が適宜適用したものも包含する。

【0099】

より具体的には、本発明の半導体発光素子を構成する材料としては、InGaAlP系化合物半導体以外にも、AlGaAs系、InP系、窒化ガリウム（GaN）系化合物半導体などの各種の材料を用いることができる。

【発明の効果】

以上詳述したように、本発明によれば、発光層を半導体発光素子の中心付近に小さく形成することにより、発光層から放出された光の素子外部への取り出し効率を改善することができる。

【0100】

またさらに、本発明によれば、発光層の内部に閉じこめられ導波された発光を、発光層の側面から取り出すことができる。この際に、発光層を小さくパターンニングすることにより、発光層内を導波される発光の吸収を軽減し、高い強度でとりだすことが可能となる。

【0101】

また、本発明によれば、素子の内部に複数の発光層を設けることにより、それぞれの発光層の場所に応じた得失を補うことが可能となる。その結果として、素子全体としてみた時に、さらに光の取り出し効率を改善することが可能となる。

【0102】

すなわち、本発明によれば、光の取り出し効率を改善して高い輝度を有する半導体発光素子を提供することが可能となり、産業上のメリットは多大である。

【図面の簡単な説明】

【図1】

本発明の第1の実施の形態にかかる半導体発光素子の断面構造を表す模式図である。

【図2】

発光層EMからの発光の取り出し経路を説明するための模式図である。

【図3】

本発明の第2の実施の形態にかかる半導体発光素子の断面構造を例示する模式図である。

【図4】

第 2 実施形態の半導体発光素子における光の取り出し経路を説明する模式図である。

【図 5】

第 2 実施形態において発光層 E M の平面的な形状および配置関係を例示する模式図である。

【図 6】

第 2 実施形態における発光層 E M の配置関係を例示する模式断面図である。

【図 7】

第 2 実施形態における発光層 E M の配置関係を例示する模式断面図である。

【図 8】

光線追跡法により計算した活性層サイズと輝度との関係を表すグラフ図である。

【図 9】

本発明の第 1 の実施例にかかる半導体発光素子の断面構造を表す模式図である。

【図 1 0】

本発明の第 2 の実施例にかかる半導体発光素子の断面構造を表す模式図である。

【図 1 1】

本発明の第 3 の実施例にかかる半導体発光素子の断面構造を表す模式図である。

【図 1 2】

本発明の第 4 の実施例にかかる半導体発光素子の断面構造を表す模式図である。

【図 1 3】

第 4 実施例の発光素子における光の取り出し経路を説明するための模式図である。

【図 1 4】

本発明の第 5 の実施例にかかる半導体発光素子の断面構造を表す模式図である。

。

【図 15】

通常の発光ダイオードの断面構造を表す模式図である。

【図 16】

活性層 103 において生じた発光の取り出し経路を説明するための模式図である。

【図 17】

活性層の内部において生じた発光の取り出し経路を説明するための模式図である。

【符号の説明】

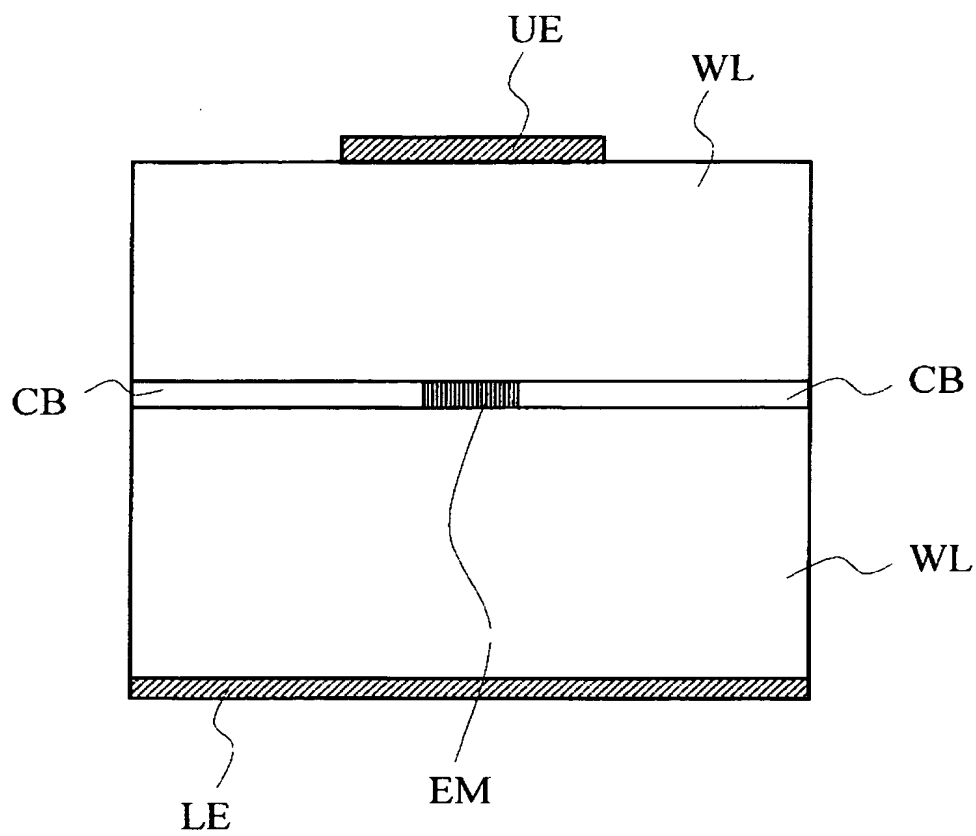
- 1 基板（第 1 の半導体層）
- 2、2A クラッド層
- 3、3A 活性層
- 4、4A クラッド層
- 5 窓層（第 2 の半導体層）
- 6、7 電極
- 8 電流ブロック層
- 10 コンタクト層
- 101 基板
- 102 クラッド層
- 103 活性層
- 104 クラッド層
- 105 窓層
- 106 上側電極
- 107 下側電極
- CB 電流ブロック層
- EM 発光層
- EP 発光点
- I 電流

U E 電極

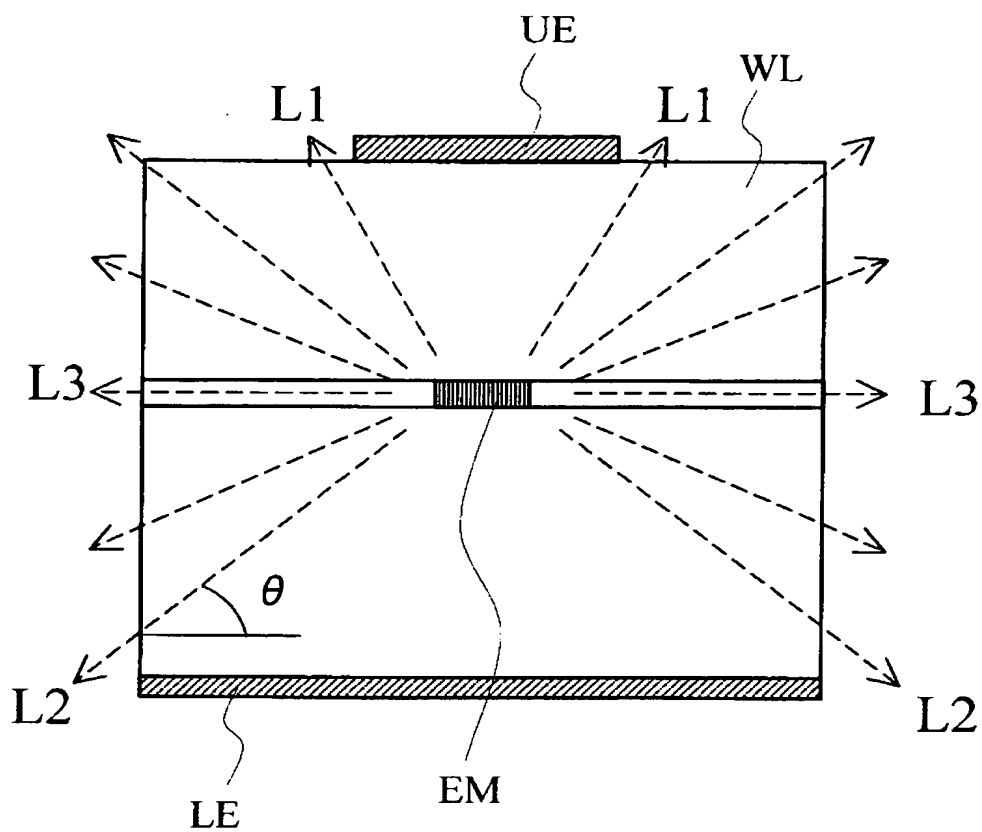
W L 窓層

【書類名】 図面

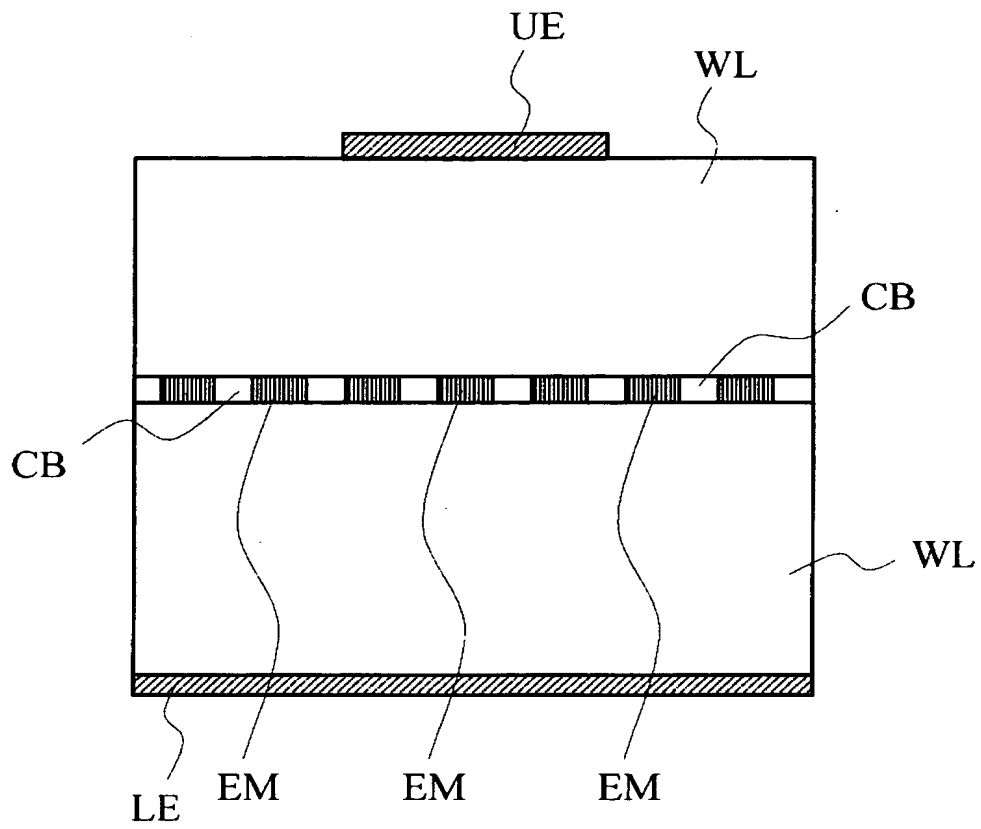
【図 1】



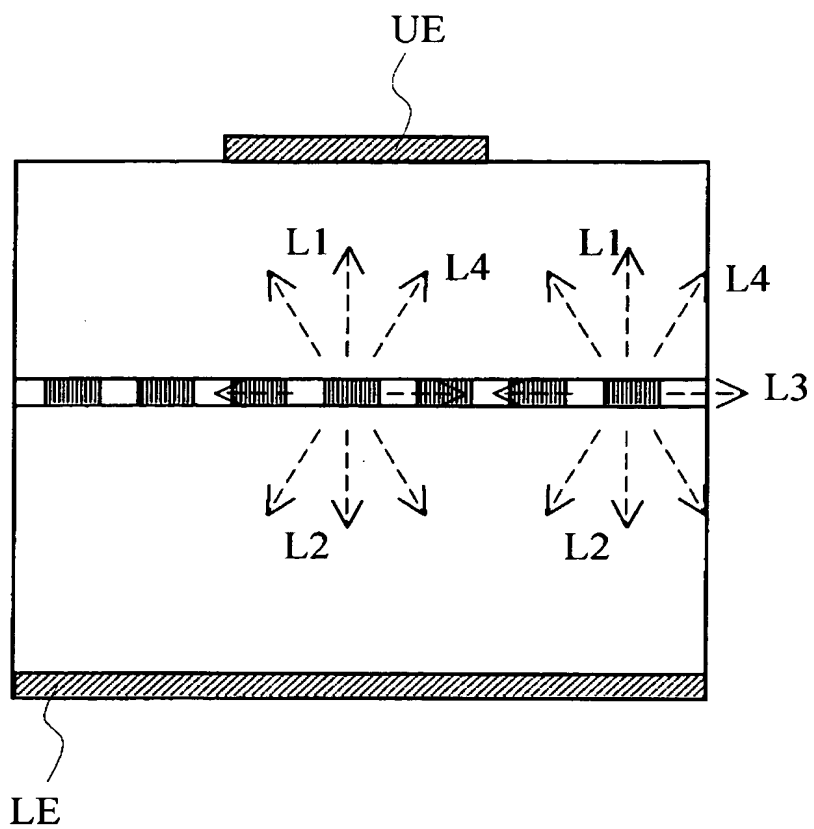
【図 2】



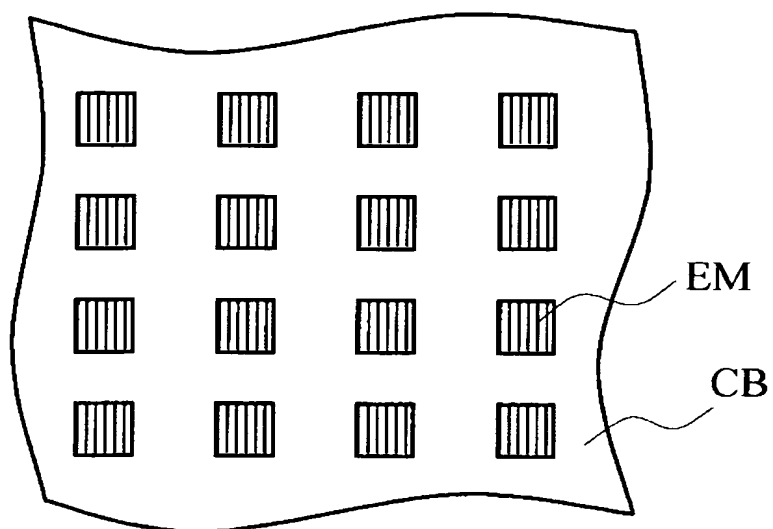
【図 3】



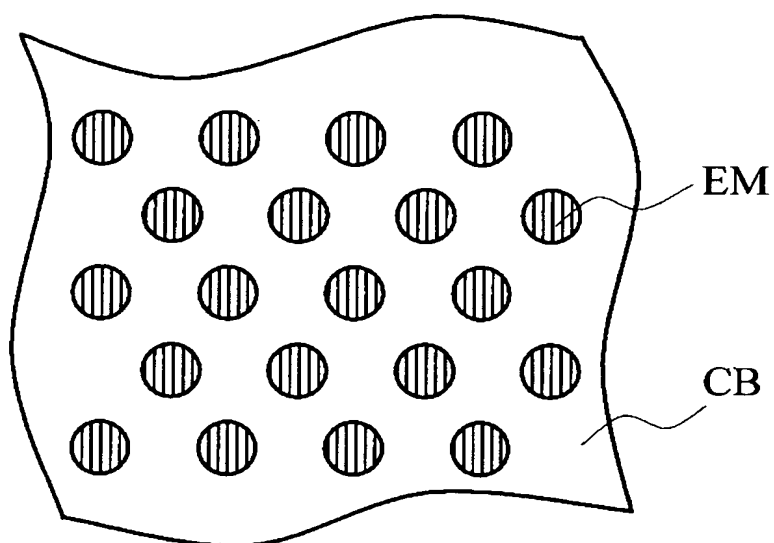
【図 4】



【図 5】

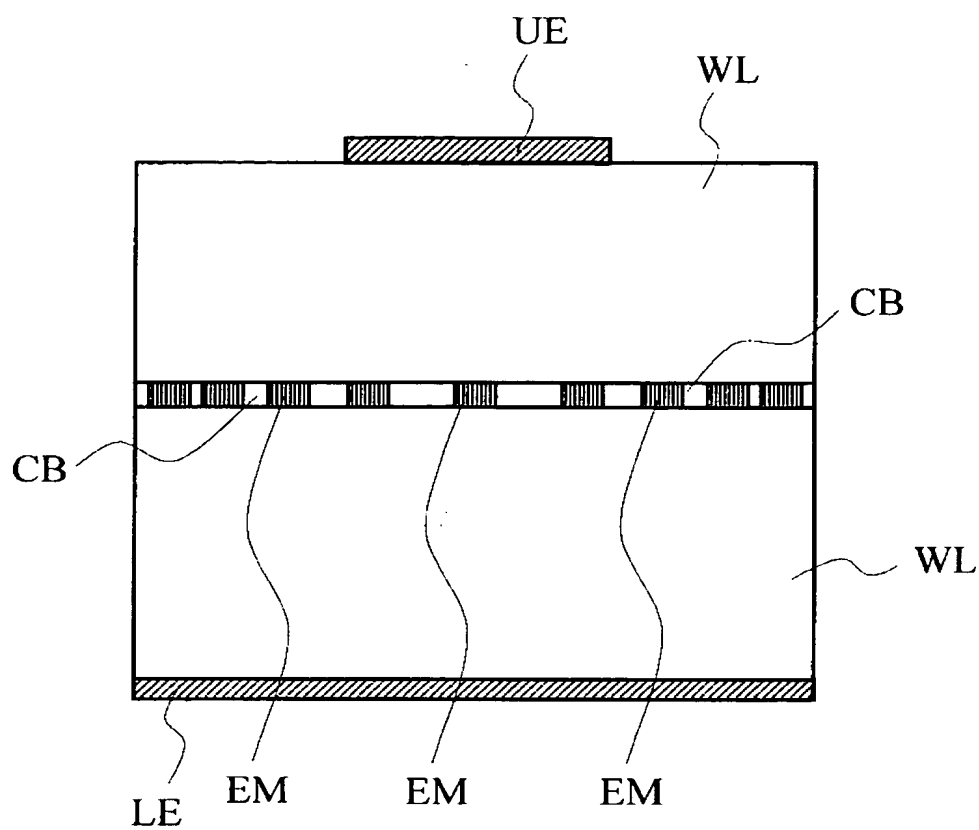


(a)

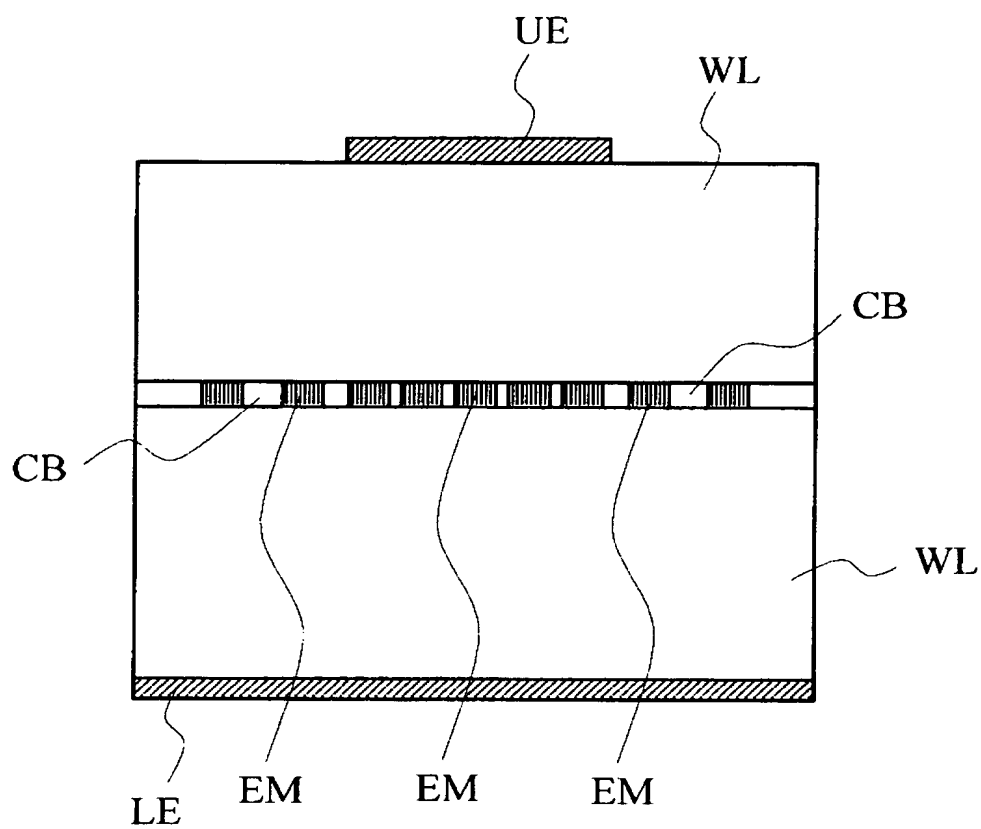


(b)

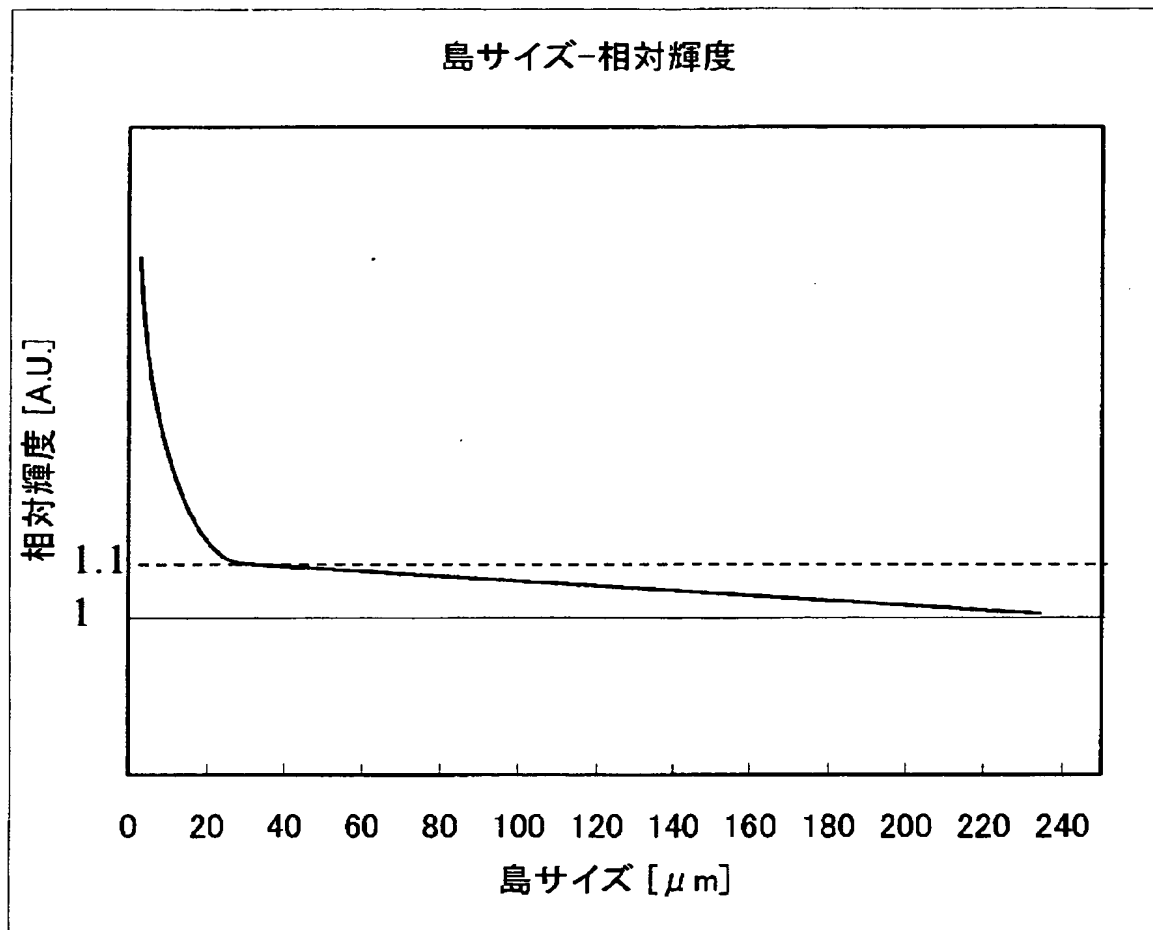
【図 6】



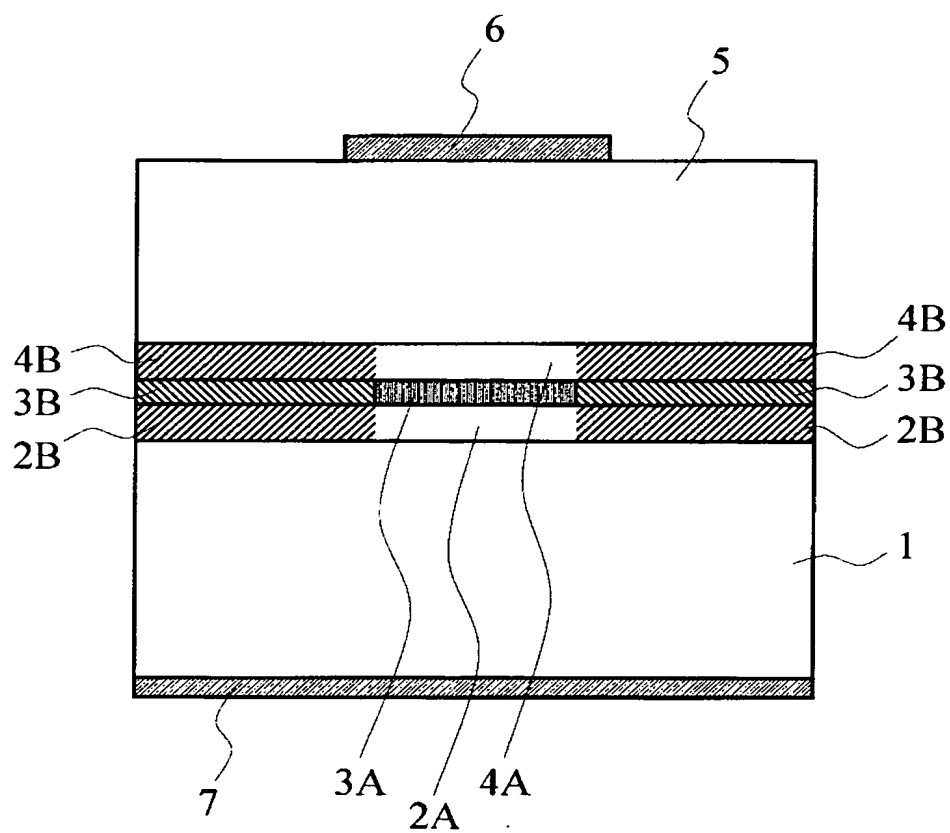
【図 7】



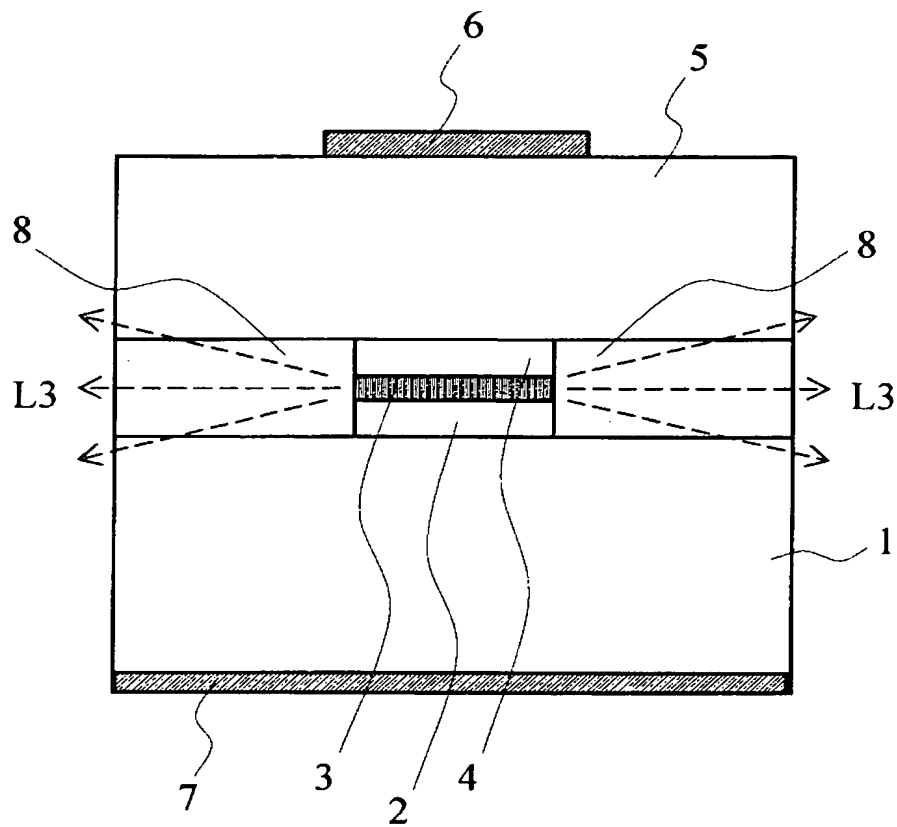
【図 8】



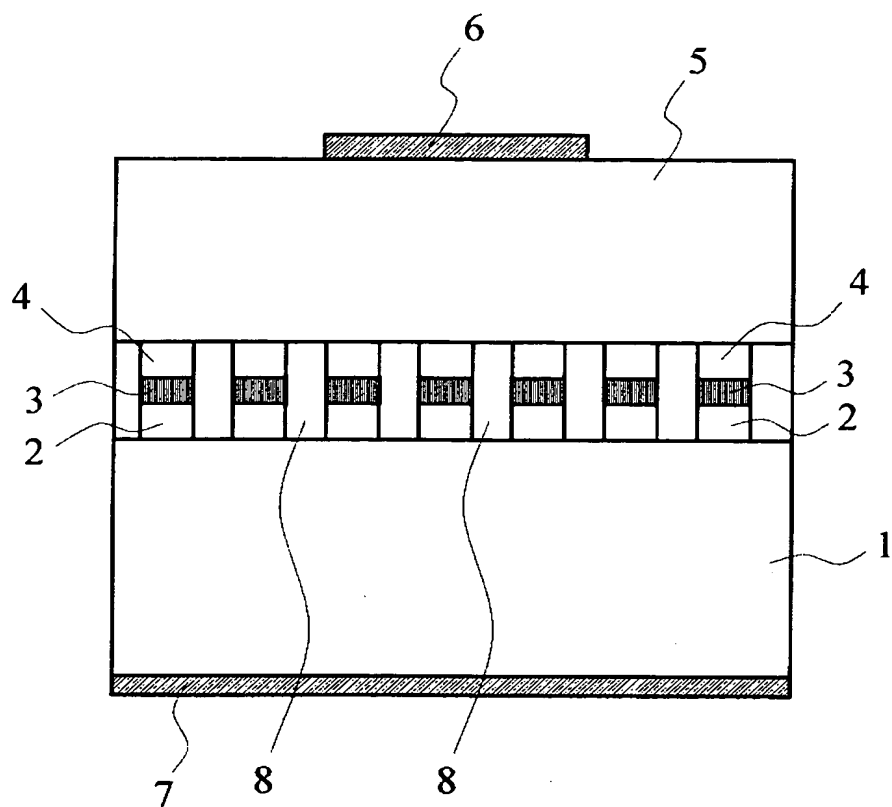
【図 9】



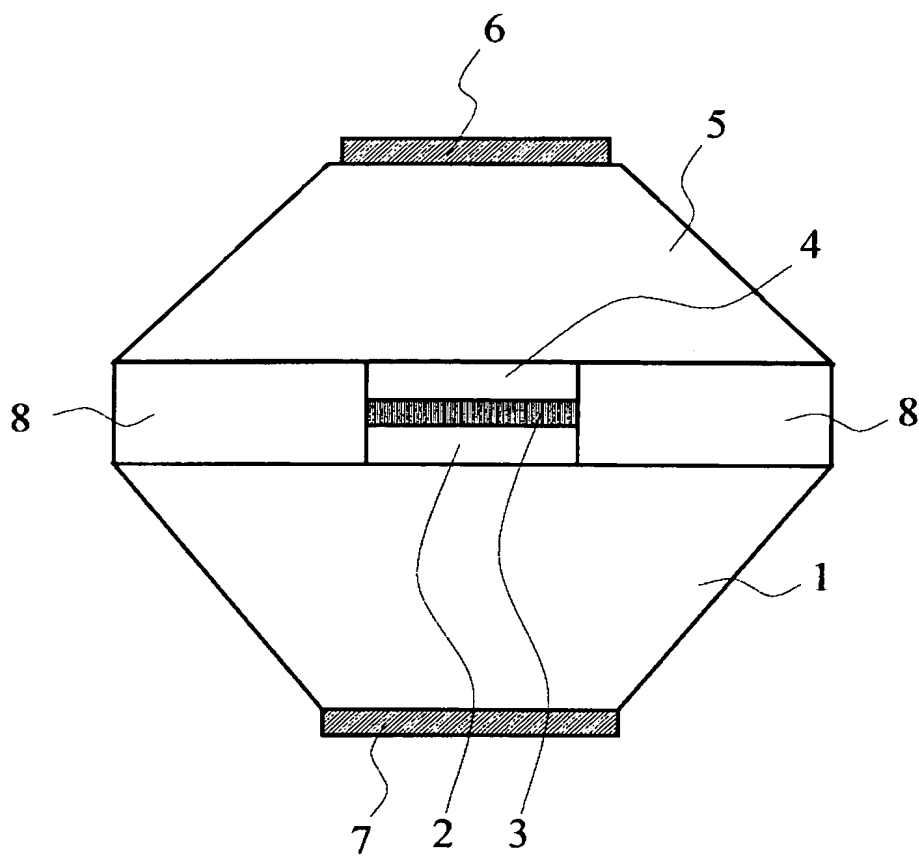
【図 10】



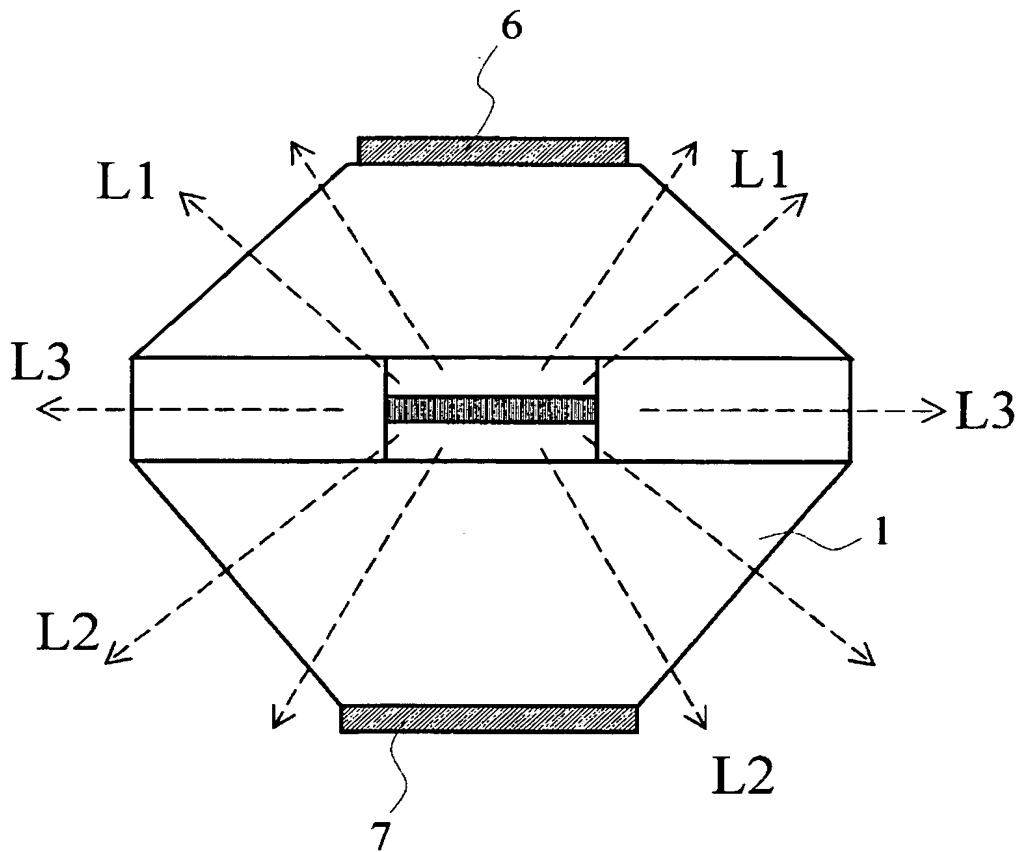
【図 11】



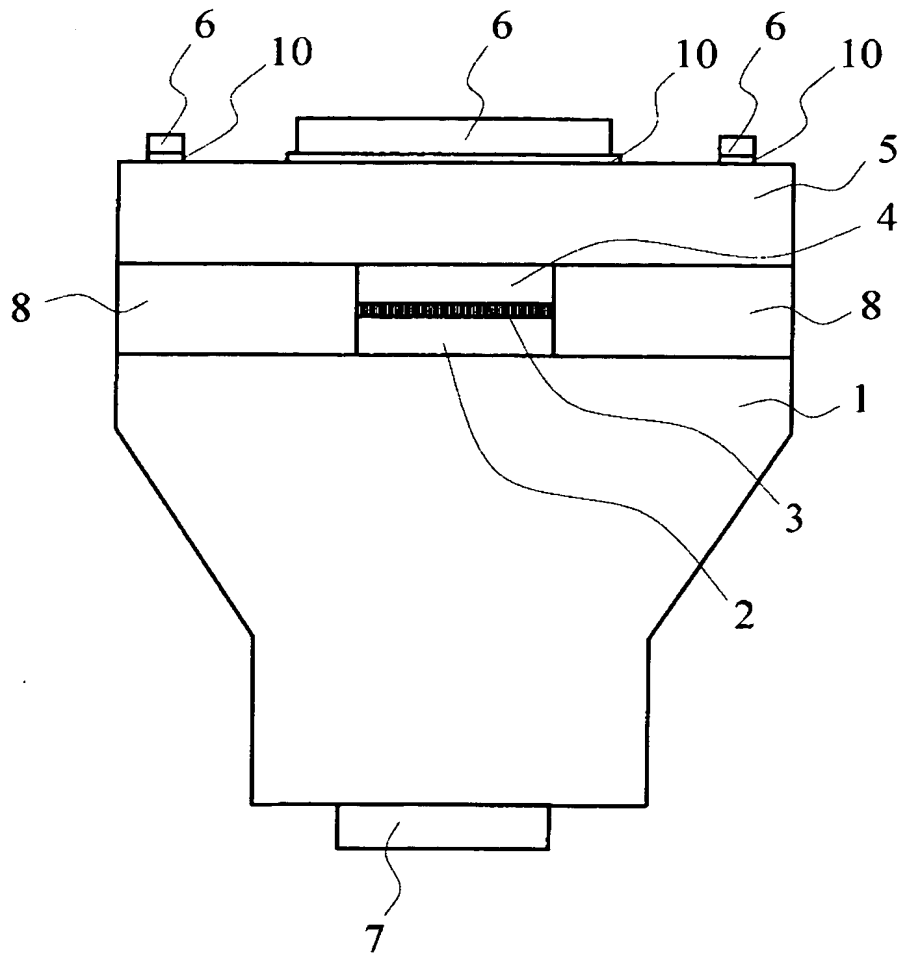
【図 12】



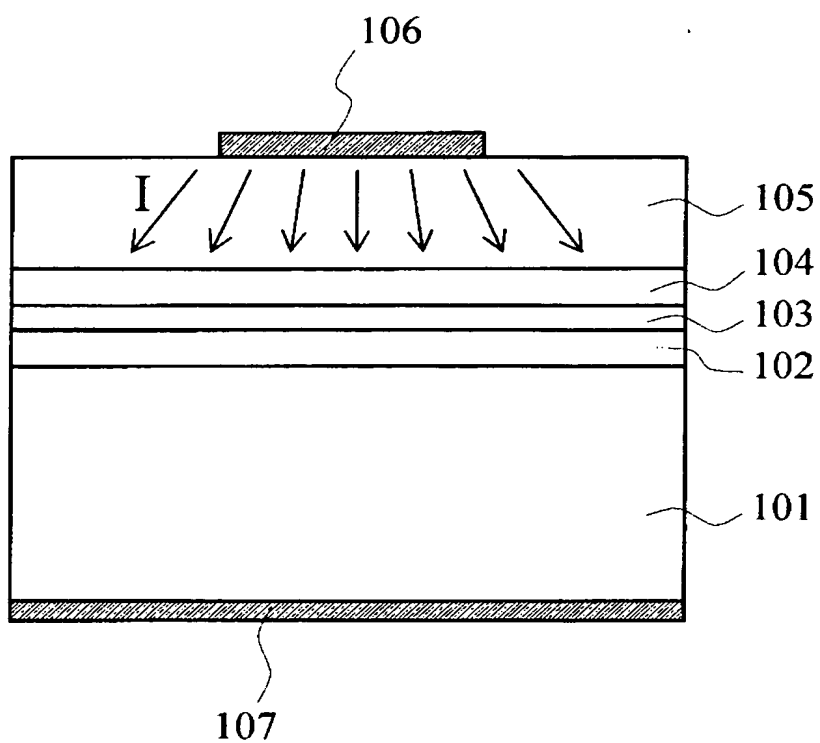
【図 13】



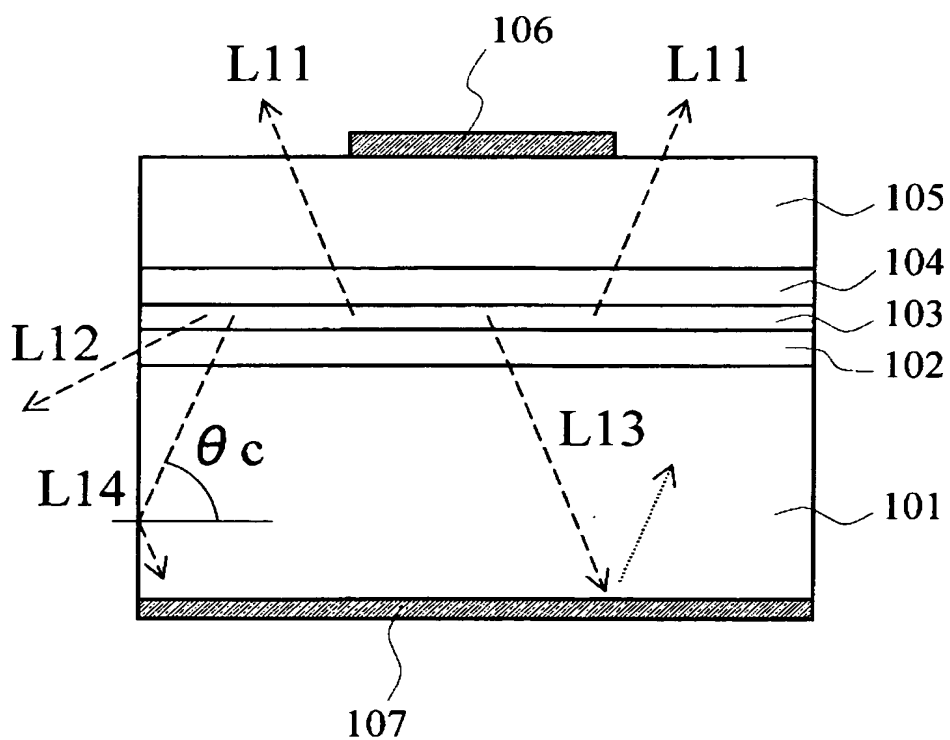
【図 14】



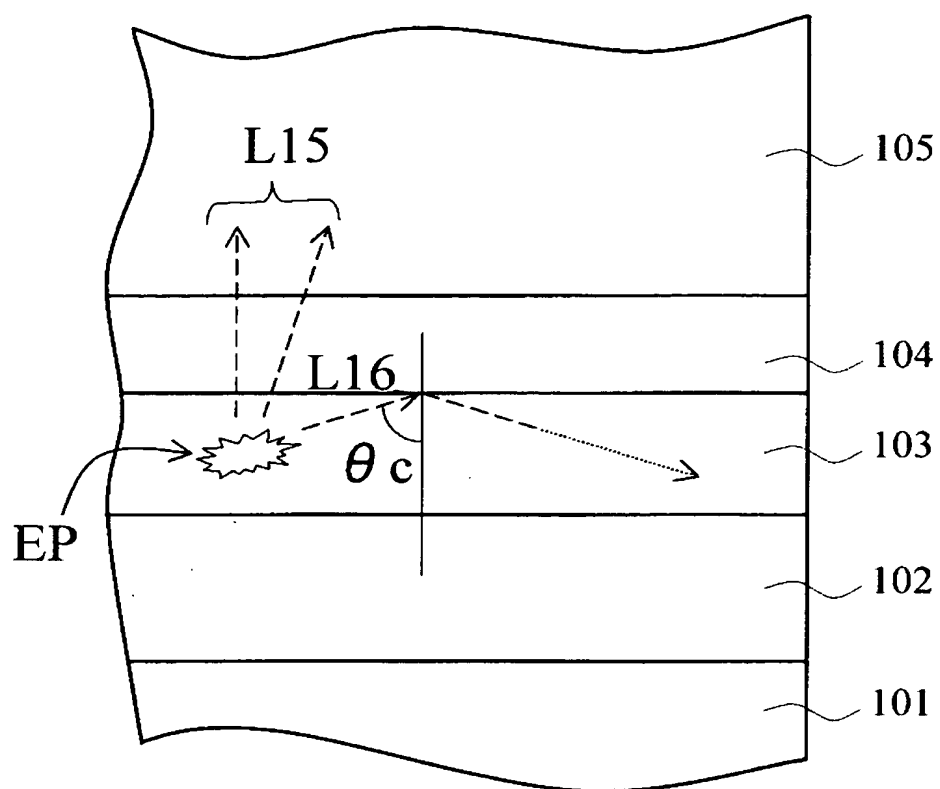
【図 15】



【図 16】



【図 17】



【書類名】 要約書

【要約】

【課題】 活性層からの光の取り出し効率を上げるとともに、その光を素子の外側に高い効率で取り出すことができる半導体発光素子を提供することを目的とする。

【解決手段】 第1の半導体層（WL）と、その上に選択的に設けられた半導体発光層（EM）と、前記第1の半導体層の上において前記半導体発光層の周囲に設けられた高抵抗の電流ブロック層（CB）と、前記半導体発光層及び電流ブロック層の上に設けられた第2の半導体層（WL）と、前記第2の半導体層の上に設けられた第1の電極（UE）と、前記第1の半導体層の裏面に設けられた第2の電極（LE）と、を備え、前記半導体発光層から放出された光の一部（L1）は、前記第1の半導体層を介して外部に放出され、前記半導体発光層から放出された光の一部（L2）は、前記第2の半導体層を介して外部に放出されることを特徴とする半導体発光素子を提供する。

【選択図】 図1

特願 2 0 0 3 - 0 3 7 8 0 0

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 3 0 7 8]

1. 変更年月日

2 0 0 1 年 7 月 2 日

[変更理由]

住所変更

住 所

東京都港区芝浦一丁目 1 番 1 号

氏 名

株式会社東芝